

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-200394

(P2003-200394A)

(43) 公開日 平成15年7月15日 (2003.7.15)

(51)Int.Cl.	識別記号	F I	キーワード(参考)	
B 8 1 B	3/00	B 8 1 B	3/00	2 H 0 4 1
B 8 1 C	1/00	B 8 1 C	1/00	2 H 0 4 9
G 0 2 B	5/18	G 0 2 B	5/18	
	26/02		26/02	E

審査請求 有 請求項の数 8 O L (全 14 頁)

(21) 出願番号 特願2001-394880(P2001-394880)

(22) 出願日 平成13年12月26日 (2001. 12. 26)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 池田 浩一

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74) 代理人 100122884

弁理士 角田 芳末 (外2名)

Fターム(参考) 2H041 AA05 AA07 AA14 AB14 AC08

AZD2 AZD3 AZD8

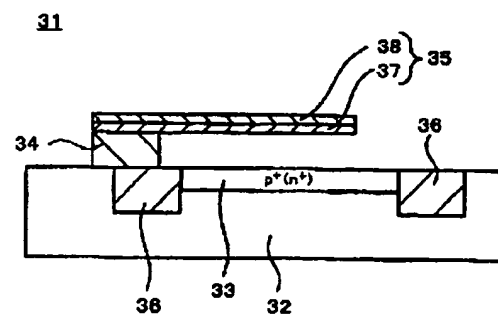
2H049 AA50 AA60 AA65

(54) 【発明の名称】 静電駆動型MEMS素子とその製造方法、光学MEMS素子、光変調素子、GLVデバイス、及びレーザディスプレイ

(57) 【要約】

【課題】 静電駆動型MEMS素子の駆動側電極表面の平坦化を図る。

【解決手段】 基板側電極33と、基板側電極33に対向して配置され、該基板側電極33との間に働く静電引力又は静電反発力により駆動する駆動側電極38を有してなるビーム35とを備え、基板側電極33が、半導体基板32内の不純物導入された導電性半導体領域で形成されて成る。



【特許請求の範囲】

【請求項1】 基板側電極と、

前記基板側電極に対向して配置され、該基板側電極との間に働く静電引力又は静電反発力により駆動する駆動側電極を有してなるビームとを備え、
前記基板側電極が、半導体基板内の不純物導入された導電性半導体領域で形成されて成ることを特徴とする静電駆動型MEMS素子。

【請求項2】 前記導電性半導体領域が、選択酸化による絶縁分離あるいはトレンチ分離により、前記半導体基板の周辺領域から電気的に絶縁されて成ることを特徴とする請求項1記載の静電駆動型MEMS素子。

【請求項3】 半導体基板の表面に不純物を導入して他部から絶縁分離された基板側電極を形成する工程と、
前記基板側電極上を含んで選択的に犠牲層を形成する工程と、
前記犠牲層上に駆動側電極を有するビームを形成する工程と、
前記犠牲層を除去する工程を有することを特徴とする静電駆動型MEMS素子の製造方法。

【請求項4】 前記不純物導入を、イオン注入法、熱拡散法又は固相拡散法により行うことを特徴とする請求項3記載の静電駆動型MEMS素子の製造方法。

【請求項5】 基板側電極と、

前記基板側電極に対向して配置され、該基板側電極との間に働く静電引力又は静電反発力により駆動する光反射膜兼駆動側電極を有してなるビームとを備え、
前記基板側電極が、半導体基板内の不純物導入された導電性半導体領域で形成されて成ることを特徴とする光学MEMS素子。

【請求項6】 基板側電極と、

前記基板側電極に対向して配置され、該基板側電極との間に働く静電引力又は静電反発力により駆動する光反射膜兼駆動側電極を有してなるビームとを備え、
前記基板側電極が、半導体基板内の不純物導入された導電性半導体領域で形成されて成ることを特徴とする光変調素子。

【請求項7】 共通の基板側電極と、

前記共通の基板側電極に対向して相互に独立に並列配置され、該基板側電極との間に働く静電引力又は静電反発力により駆動する光反射膜兼駆動側電極を有する複数のビームとを備え、
前記基板側電極が、半導体基板内の不純物導入された導電性半導体領域で形成され成ることを特徴とするGLVデバイス。

【請求項8】 レーザ光源と、該レーザ光源から出射されたレーザ光の光軸上に配置され、レーザ光の強度を変調するGLVデバイスとを有するレーザディスプレイであって、

前記GLVデバイスが、

共通の基板側電極と、

前記共通の基板側電極に対向して相互に独立に並列配置され、該基板側電極との間に働く静電引力又は静電反発力により駆動する光反射膜兼駆動側電極を有する複数のビームとを備え、

前記基板側電極が、半導体基板内の不純物導入された導電性半導体領域で形成され成ることを特徴とするレーザディスプレイ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、静電駆動型のMEMS素子とその製造方法、光学MEMS素子、光変調素子、GLVデバイス、及びレーザディスプレイに関する。

【0002】

【従来の技術】微細技術の進展に伴い、いわゆるマイクロマシン(MEMS:Micro Electro Mechanical Systems、超小型電気・機械的複合体)素子、及びMEMS素子を組み込んだ小型機器が、注目されている。MEMS素子は、シリコン基板、ガラス基板等の基板上に微細構造体として形成され、機械的駆動力を出力する駆動体と、駆動体を制御する半導体集積回路等とを電気的に、更に機械的に結合させた素子である。MEMS素子の基本的な特徴は、機械的構造として構成されている駆動体が素子の一部に組み込まれていることであって、駆動体の駆動は、電極間のクーロン引力などを応用して電気的に行われる。

【0003】図11及び図12は、光の反射や回折を利用し、光スイッチ、光変調素子に適用される光学MEMS素子の代表的な構成を示す。

【0004】図13に示す光学MEMS素子1は、基板2と、基板2上に形成した基板側電極3と、基板側電極3に対向して平行に配置した駆動側電極4を有するビーム(梁)8と、このビーム8の一端を支持する支持部7とを備えて成る。ビーム8と基板側電極3とは、その間の空隙8によって電気的に絶縁されている。基板2は、例えば、シリコン(Si)やガリウム砒素(GaAs)などの半導体基板上に絶縁膜を形成した基板、ガラス基板のような絶縁性基板などの所要基板が用いられる。基板側電極3は、不純物をドーピングした多結晶シリコン膜、金属膜(例えばCr蒸着膜)などで形成される。ビーム8は、例えばシリコン窒化膜(SiN膜)等の絶縁膜5と、その上面に形成された膜厚100nm程度の例えばAl膜からなる反射膜を兼ねる駆動側電極4とから構成される。このビーム8は、支持部7にその一端を支持した、所謂片持ち梁式に形成される。この光学MEMS素子1では、基板側電極3と駆動側電極4に与える電位に応じて、ビーム8が基板側電極3との間の静電引力又は静電反発により変位し、例えば図13の実線と破線で示すように、基板側電極3に対して平行状態と傾斜状

態に変位する。

【0005】図14に示す光学MEMS素子11は、基板12と、基板12上に形成した基板側電極13と、基板側電極13をブリッジ状に跨ぐビーム14とを備え成る。ビーム14と基板側電極13とは、その間の空隙13によって電気的に絶縁されている。ビーム14は、基板側電極13をブリッジ状に跨いで基板12上に立脚する例えばSiN膜からなるブリッジ部材15と、基板側電極13に対向して相互に平行にブリッジ部材15上に設けられた、例えば膜厚100nm程度のAl膜からなる反射膜を兼ねる駆動側電極16とから構成される。基板12、基板側電極13、ビーム14等は、図13で説明したと同様の構成、材料を採り得る。ビーム14は、その両端が支持された所謂ブリッジ式に形成される。この光学MEMS素子11では、基板側電極13と駆動側電極14に与える電位に応じて、ビーム14が基板側電極13との間の静電引力又は静電反発により変位し、例えば図14の実線と破線で示すように、基板側電極13に対して平行状態と凹み状態に変位する。

【0006】これ等の光学MEMS素子1、11は、光反射膜を兼ねる駆動側電極4、16の表面に光が照射され、ビーム4、14の駆動位置に応じて、その光の反射方向が異なるのを利用して、一方向の反射光を検出してスイッチ機能を持たせた、光スイッチとして適用できる。また、光学MEMS素子1、11は、光強度を変調させる光変調素子として適用できる。光の反射を利用するときは、ビーム4、14を振動させて単位時間当たりの一方向の反射光量で光強度を変調する。この光変調素子は、いわゆる時間変調である。光の回折を利用するときは、共通の基板側電極3、13に対して複数のビーム6、14を並列配置して光変調素子を構成し、共通の基板側電極3、13に対する例えば1つ置ききのビーム6、14の近接、離間の動作により、光反射膜を兼ねる駆動側電極の高さを変化させ、光の回折によって駆動側電極で反射する光の強度を変調する。この光変調素子は、いわゆる空間変調である。

【0007】図15は、SLM（シリコンライトマシン）社がレーザディスプレイ用光強度変換素子、つまり光変調器として開発したGLV（Grating Light Valve）デバイスの構成を示す。GLVデバイス21は、図15Aに示すように、ガラス基板等の絶縁基板22上にタングステン、チタンなどの高融点金属およびそれらの窒化膜、または、ポリシリコン薄膜による共通の基板側電極23が形成され、この基板側電極23に交叉してブリッジ状に跨ぐ複数、本例では6つのビーム24〔24₁、24₂、24₃、24₄、24₅、24₆）が並列配置されてなる。基板側電極23及びビーム24の構成は、前述の図14で説明したと同じ構成である。即ち、図15Bに示すように、ビーム24では、例えばSiN膜によるブリッジ部材25の基板

側電極23と平行する面上に膜厚100nm程度のAl膜による反射膜兼駆動側電極26が形成されてなる。ブリッジ部材25と、その上に設けられた反射膜兼駆動側電極26とからなるビーム24は、リボンと通称されている部位である。

【0008】ビーム24の反射膜兼駆動側電極26として使用したアルミニウム膜（Al膜）は、（1）比較的容易に成膜できる金属であること、（2）可視光領域での反射率の波長分散が小さいこと、（3）Al膜表面に生成したアルミナ自然酸化膜が保護膜となって反射面を保護すること等の理由から、光学部品材料として好ましい金属である。また、ブリッジ部材25を構成するSiN膜（窒化シリコン膜）は、減圧CVD法によって成膜されたSiN膜であって、その強度、弾性定数等の物理値が、ブリッジ部材25の機械的駆動に対して適切であるとして選定されている。

【0009】基板側電極23と反射膜兼駆動側電極26との間に微小電圧を印加すると、前述した静電現象によってビーム24が基板側電極23に向かって近接し、また、電圧の印加を停止すると離間してもとの状態に戻る。GLVデバイス21は、基板側電極23に対する複数のビーム24の近接、離間の動作（即ち、1つ置ききのビームの近接、離間の動作）により、光反射膜兼駆動側電極26の高さを交互に変化させ、光の回折によって（6つのビーム24全体に対して1つの光スポットが照射される）、駆動側電極26で反射する光の強度を変調する。静電引力及び静電反発力を利用して駆動するビームの力学的特性は、CVD法等で成膜されるSiN膜の物性によってほぼ決定され、Al膜はミラーとしての役割が主である。

【0010】

【発明が解決しようとする課題】ところで、MEMS素子における基板側電極は、上述したようにシリコンやGaAsなどの半導体基板上の絶縁層上、あるいはガラス基板等の絶縁性基板上に形成される。その電極材料としては、不純物をドーピングした多結晶シリコン膜や金属膜が使用される。しかしながら、これらの電極材料は結晶構造を有するため、表面に凹凸が発生する。例えば、多結晶シリコン電極の場合、AFM（原子間力顕微鏡）分析によると、表面の粗度RMS（平方自乗平均）値を制御することは、製造工程の温度制御を厳密に行うことにより達成できるものであり、通常の成膜手法と、従来実施されてきた半導体製造工程を経た後には容易に20nm以上の表面凹凸を生成し得ることが知られている。その程度は材料や形成方法に依存する。

【0011】この表面凹凸は、電気的な特性やMEMS素子の動作特性上、大きな問題とはなりにくい、特に、光学MEMS素子を製造する際にしばしば問題となっていた。即ち、上述したような光学MEMS素子の基板側電極は、光反射膜を兼ねる駆動側電極の下部に位置

されることが多い。この場合、製造工程において、下層膜の表面凹凸は上層膜に順次転写されることになり、最上層にある光学的に重要な膜表面には、拡大転写された表面凹凸を有する駆動側電極、すなわち反射膜が形成されることになる。

【0012】例えば、上述の図13のMEMS素子1は、基板上に基板側電極3を形成し、支持部7を形成した後、基板側電極3を含む面上に空隙形成用の犠牲層膜（図示せず）を形成し、さらに犠牲層上にビームを形成し、次いで、犠牲層膜を除去して基板側電極3とビーム10間に空隙8を形成するようにして作製される。犠牲層はシリコン（多結晶シリコン、非晶質シリコン等）やシリコン酸化膜が用いられる。犠牲層がシリコンの場合は、例えば硝酸とフッ酸の混合液や、フッ素（F）を含むガスのガスエッチングによって除去することができ、犠牲層が酸化膜の場合は、フッ酸溶液や、フッ化炭素ガスのエッチングにより除去することが一般的である。

【0013】つまり、基板側電極（a）と空隙形成用の犠牲層膜（b）と反射膜を兼ねる駆動側電極（c）の3層構成で作製された光学MEMS素子においては、それぞれの膜単独での観測される表面凹凸の最大値を、 $R_{\dots}(a)$ 、 $R_{\dots}(b)$ 、 $R_{\dots}(c)$ とすると、3層の積層膜を形成したときの最上層の表面では、これらの最大値の和が、発生する可能性のある表面凹凸量になる。

【0014】光学部品の性能で表現すると、アルミニウム（Al）を反射膜とする光学MEMS素子において、Al膜の反射率は理想的なバルクAl膜では92%が得られるはずであるが、この表面凹凸量の制御が行われないと、この反射率は数%以上の劣化を示し85%程度しか得られないこともある。極端な場合、表面が曇ってしまったように見えることもある。このような光学MEMS素子は、光学素子としての性能を使用する際に問題となる。

【0015】また、設計上の課題もある。MEMS振動子、即ちビームの共振周波数は、振動の質量や、駆動部を支える各部位の膜の張力などで設計されるが、一般に設計時には各膜の物性値は理想的な薄膜状態での物性値を使用して計算、設計されることが現状である。ところが、例えば、RMS値が20nmの場合に、使用する膜厚がこれと比較して小さくなると、膜構造としてのうねりが無視できなくなり、このうねり構造の力学的な緩和までを含めたMEMS素子設計が必要となる。これは、現状の設計ツールでは計算時間、精度の観点から極めて困難である。

【0016】図18に示すように、例えば基板側電極を多結晶シリコンで形成した場合、その多結晶シリコン膜の表面の凹凸が拡大してビーム（Al/SiN積層膜）6を構成する駆動側電極（Al膜）4の表面に転写され、駆動側電極4をミラーとする光反射率が劣化する。

【0017】一方、MEMS素子では、稼働部であるビームを保護するために、例えば図17A、Bに示すように、パッケージング工程がある。このパッケージングは、基板2上の例えばシリコン酸化膜による支柱部18を形成し、この支柱部18上に透明基板、例えばガラス基板9を接合している。MEMS素子1を駆動するための電気供給用配線10は、基板側電極3と同時に形成されるので、支柱部18の一部では、配線10上を這う形となり支柱部18の一部の接合面が配線10による段差が生じる。このため、支柱部18表面の全面にわたってパッケージ部材のガラス基板9を密着して載置できず、また、表面の凹凸が支柱部表面18aに転写され、例えば陽極接合法による支柱部表面18aとガラス基板9との接合に支障を来すものであった。

【0018】本発明は、上述の点に鑑み、ビーム表面の平坦化を図り、性能の向上を図り、さらに製造工程の設計の自由度の向上を図った静電駆動型MEMS素子とその製造方法、光学MEMS素子、光変調素子、GLVデバイス、及びレーザディスプレイを提供するものである。

【0019】

【課題を解決するための手段】本発明に係る静電駆動型MEMS素子は、基板側電極と、基板側電極に対向して配置され、基板側電極との間に働く静電引力又は静電反発力により駆動する駆動側電極を有してなるビームとを備え、基板側電極が半導体基板内の不純物導入された導電性半導体領域で形成された構成とする。本発明に係る静電駆動型MEMS素子の製造方法は、半導体基板の表面に不純物を導入して他部から絶縁分離された基板側電極を形成する工程と、基板側電極上を含んで選択的に犠牲層を形成する工程と、犠牲層上に駆動側電極を有するビームを形成する工程と、犠牲層を除去する工程とを有する。

【0020】本発明の静電駆動型MEMS素子では、基板側電極が半導体基板内の不純物導入された導電性半導体領域で形成されるので、その基板側電極の表面が、半導体基板表面のまま維持され、鏡面仕上げの極めて平坦な表面に維持される。従って、基板側電極上に犠牲層、ビーム等を順次堆積して最終的に得られるビームの基板側電極との対向面、及び駆動側電極表面は、平坦化される。この駆動側電極を光反射膜に適用した場合、駆動側電極表面での光反射率が向上する。本発明の静電駆動型MEMS素子の製造方法によれば、表面が平坦化されたビームを有するMEMS素子を精度良く且つ容易に製造できる。

【0021】本発明に係る光学MEMS素子は、基板側電極と、基板側電極に対向して配置され、基板側電極との間に働く静電引力又は静電反発力により駆動する光反射膜兼駆動側電極を有してなるビームとを備え、基板側電極が半導体基板内の不純物導入された導電性半導体領

域で形成された構成とする。

【0022】本発明の光学MEMS素子では、基板側電極が半導体基板内の不純物導入された導電性半導体領域で形成されるので、その基板側電極の表面が、半導体基板表面のまま維持され、鏡面仕上げの極めて平坦な表面に維持される。従って、上述と同様に、最終的に得られるビームの光反射膜兼駆動側電極の光反射面は、平坦化され、これによって光反射率が向上し、光の利用効率が向上する。

【0023】本発明に係る光変調素子は、基板側電極と、基板側電極に対向して配置され、基板側電極との間に働く静電引力又は静電反発力により駆動する光反射膜兼駆動側電極を有してなるビームとを備え、基板側電極が半導体基板内の不純物導入された導電性半導体領域で形成された構成とする。

【0024】本発明の光変調素子では、基板側電極が半導体基板内の不純物導入された導電性半導体領域で形成されるので、その基板側電極の表面が、半導体基板表面のまま維持され、鏡面仕上げの極めて平坦な表面に維持される。従って、上述と同様に、最終的に得られるビームの光反射膜兼駆動側電極の光反射面は、平坦度が著しく向上し、これによって光反射率が向上し、光の利用効率が向上する。

【0025】本発明に係るGLVデバイスは、共通の基板側電極と、共通の基板側電極に対向して配置され、基板側電極との間に働く静電引力又は静電反発力により駆動する光反射膜兼駆動側電極を有してなる複数のビームとを備え、基板側電極が半導体基板内の不純物導入された導電性半導体領域で形成された構成とする。

【0026】本発明のGLVデバイスでは、基板側電極が半導体基板内の不純物導入された導電性半導体領域で形成されるので、その基板側電極の表面が、半導体基板表面のまま維持され、鏡面仕上げの極めて平坦な表面に維持される。従って、上述と同様に、最終的に得られるビームの光反射膜兼駆動側電極の光反射面は、平坦化され、これによって光反射率が向上し、光の利用効率が向上する。

【0027】本発明に係るレーザディスプレイは、レーザ光源と、このレーザ光源から出射されたレーザ光の光軸上に配置され、レーザ光の光強度を変調するGLVデバイスとを有するレーザディスプレイであって、GLVデバイスが、共通の基板側電極と、共通の基板側電極に対向して配置され、基板側電極との間に働く静電引力又は静電反発力により駆動する光反射膜兼駆動側電極を有してなる複数のビームとを備え、基板側電極が半導体基板内の不純物導入された導電性半導体領域で形成された構成とする。

【0028】本発明のレーザディスプレイでは、レーザ光の光強度を変調するGLVデバイスにおいて、その基板側電極を半導体基板内の不純物導入された導電性半導

体領域で形成するので、上述と同様に複数のビームの光反射膜兼駆動側電極の表面が平坦化される。従って、光反射率が上がり、レーザディスプレイにおける光利用効率が向上する。

【0029】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態を説明する。

【0030】図1は、本発明に係る静電駆動型MEMS素子の代表的な実施の形態を示す。本実施の形態に係るMEMS素子31は、半導体基板32の一面の所定領域に所要の導電性の不純物を導入して導電性半導体領域33を形成し、この導電性半導体領域33を基板側電極となし、この基板側電極33に対向するように一端を絶縁性支持部34に支持された静電駆動型のビーム35を配置して構成される。ビーム35は、いわゆる片持ち梁式に構成される。なお、MEMS素子31には、この駆動を制御する半導体集積回路等が一部に組み込まれている。

【0031】半導体基板32は、単結晶半導体基板、例えばシリコン(Si)、ガリウム砒素(GaAs)などの基板を用いることができる。この半導体基板32にp型あるいはn型の不純物をイオン注入法、熱拡散法、或いは固相拡散法等により導入して導電性半導体領域、即ち基板側電極33を形成することができる。基板側電極33は、絶縁分離領域38により周囲から絶縁分離される。

【0032】基板側電極33の絶縁分離としては、図2Aに示すように、例えばシリコン半導体基板32の表面に選択酸化(いわゆるLOCOS)層36、を形成し、この選択酸化層36、により基板側電極33を絶縁分離することができる。或いは、図2Bに示すように、基板側電極33をトレンチ分離(SIT: Shallow Trench Isolation)で絶縁分離することもできる。即ち、導電性半導体領域33を囲む溝43を形成し、この溝43内に絶縁層、例えばシリコン酸化層44を埋め込んで成るトレンチ分離領域36、により、基板側電極33を絶縁分離することができる。

【0033】絶縁性支持部34は、シリコン窒化(SiN)膜、シリコン酸化(SiO₂)膜等の絶縁体、本例ではシリコン窒化膜で形成することができる。ビーム35は、例えばシリコン窒化(SiN)膜、シリコン酸化(SiO₂)膜等の絶縁膜、本例では強度、弾性定数などの物性値がビームの機械的駆動に対して適切な、シリコン窒化(SiN)膜37とその上の駆動側電極38との積層膜で形成される。駆動側電極38としては、Ag膜、アルミニウム(Al)を主成分とするAl膜、或いはチタンTi、タングステンW、モリブデンMo、タンタルTaなどのいずれかの高融点金属膜、等を用いることができる。

【0034】図6～図7は、上述の静電駆動型MEMS

素子31の製造方法の一実施の形態を示す。先ず、図6Aに示すように、半導体基板、例えばシリコン単結晶基板32の一面の所定領域に選択酸化(LOCOS)による絶縁層36、を形成し、この絶縁層36、で囲まれた領域にp型又はn型の不純物を導入して導電性半導体領域(いわゆる不純物拡散領域)33を形成する。この導電性半導体領域33が基板側電極となる。

【0035】導電性半導体領域33を形成するための不純物導入法としては、イオン注入法、熱拡散法、固相拡散法等がある。イオン注入の場合は、例えば加速したイオン、ホウ素又は砒素等をシリコン基板32中に注入し、熱処理によりシリコン基板32の結晶性を回復させる。熱拡散法では、例えば燐を導入する場合、C1、POガス雰囲気中熱処理を行う。固相拡散法では、シリコン基板32上に例えばホウ素をドーブしたホウ珪酸ガラス(BSG)膜或いは燐をドーブした燐珪酸ガラス(PSG)膜等を堆積し、熱処理して固相拡散を行いホウ素或いは燐などの不純物を導入する。

【0036】次に、図6Bに示すように、シリコン基板32の上面に支持部となる絶縁膜、本例ではシリコン窒化膜をCVD法等により成膜し、パターニングして基板側電極33より離れた位置にシリコン窒化膜による支持部34を形成する。次いで、全面に空隙形成用の犠牲層、本例では多結晶シリコン膜40を形成し、支持部34の面と同一面となるように多結晶シリコン膜40をエッチバックする。なお、犠牲層40としては、多結晶シリコン膜の他、非晶質シリコン膜、フォトレジスト膜、あるいは支持部34及びビームを構成する絶縁膜とエッチングレートが異なる絶縁膜(例えばシリコン酸化膜、シリコン窒化膜など)等を用いることもできる。

【0037】次に、図6Cに示すように、支持部34上及び多結晶シリコン層40上を含んで全面に、例えばシリコン窒化膜、シリコン酸化膜等の絶縁膜、本例ではシリコン窒化膜37及びその上の駆動側電極材料層38'を順次形成する。

【0038】次に、図7Dに示すように、レジストマスク41を形成し、このレジストマスク41を介して駆動側電極材料層38'を及びその下のシリコン窒化膜37を選択的にエッチング除去して、支持部34に支持される駆動側電極38及びシリコン窒化膜37からなるビーム35を形成する。

【0039】次に、図7Eに示すように、犠牲層である多結晶シリコン層40を例えばXeF₆ガスによるガスエッチングにより除去し、基板側電極33とビーム35との間に空隙41を形成して、目的の静電駆動型MEMS素子31を得る。

【0040】図8～図9は、上述の静電駆動型MEMS素子31の製造方法の他の実施の形態を示す。先ず、前述の図6Aと同様に、図8Aに示すように、半導体基板、例えばシリコン単結晶基板32の一面の所定領域に

選択酸化(LOCOS)による絶縁層36、を形成し、この絶縁層36、で囲まれた領域にp型又はn型の不純物を導入して導電性半導体領域(いわゆる不純物拡散領域)33を形成する。この導電性半導体領域33が基板側電極となる。

【0041】次に、図8Bに示すように、この基板、即ち一部に不純物拡散領域33を形成した基板32の全面に犠牲層用の例えば多結晶シリコン膜50を堆積する。次いで、図8Cに示すように、多結晶シリコン膜50に対して、ビームを支えるポスト(支持部)となる領域に開口51を形成する。

【0042】次に、図9Dに示すように、開口51内を含んで犠牲層である多結晶シリコン膜50上にビームとなる例えばSiN膜37とAl膜38'の積層膜を形成する。開口51の側壁に形成されたAl/SiN2層膜(37、38')は、そのままビームを支える中心が空洞となる円柱ないしは角柱のポスト(支持部)52となる。

【0043】最後に、図9Eに示すように、Al/SiN積層膜(37、38')を所定のパターンに加工してSiN膜37とAlの駆動側電極38とからなるビーム35を形成し、目的のMEMS素子31を得る。図9Fでは、ポスト52から一方にビーム35を長くしているので、所謂片持ち梁式のMEMS構造を得ることができた。

【0044】本実施の形態に係るMEMS素子31によれば、基板側電極33をシリコン単結晶基板32の一面に形成した導電性半導体領域(不純物拡散領域)で形成するので、基板側電極33の表面は、シリコン単結晶基板32のままで維持され、研磨鏡面仕上げの極めて平坦な表面に維持される。従って、製造工程において、この基板側電極33上に犠牲層40、ビーム35を構成するSiN膜37及び駆動側電極38を順次堆積しても、前述の図16に示した下地の凹凸を反映していくことはなく、ビーム35の駆動側電極38の上面38a、或いはビーム35の絶縁膜37の基板側電極33と対向する下面を平坦化することができる。特に、上面38aは、駆動側電極38を構成する膜の結晶グレインによる凹凸だけが反映された表面が達成される。例えば駆動側電極38をAl膜で形成するときは、Al膜上面はAl膜の結晶グレインによる凹凸だけが反映されることになる。その結果、図5に示すように、平坦製の良好な駆動側電極38が形成される。

【0045】このMEMS素子31を光学MEMS素子に適用した場合には、この駆動側電極38の上面38aがより平坦な光反射面(いわゆるミラー面)となり、光反射率が向上して反射光の光利用効率が増え、オン・オフ制御できる光スイッチ、光強度を変調する光変調素子などの光素子としての性能の向上を図ることができる。

【0046】本実施の形態に係るMEMS素子の製造方

光変調素子等の光素子としての性能の向上を図ることができる。

【００５０】図４は、本発明に係る静電駆動型MEMS素子の代表的な他の実施の形態を示す。本実施の形態に係るMEMS素子５５は、半導体基板３２の一面の所定領域、例えば中央を挟んで対向する２つの領域に所要の導電性の不純物を導入して導電性半導体領域３３（３３Ａ、３３Ｂ）を形成し、この導電性半導体領域３３Ａ、３３Ｂを夫々基板側電極となし、この両基板側電極３３Ａ、３３Ｂに対向するように、ビーム５６（５６Ａ、５６Ｂ）を配置して構成される。ビーム５６Ａ、５６Ｂは、共通のビームで形成され、中央の支持部５７上にビームの中心を支持して、その中心から左右に延びる部分でビーム５６Ａ、５６Ｂが構成される。基板側電極３３Ａ、３３Ｂは、上例と同様の絶縁分離領域３６により周囲から絶縁分離される。ビーム５６は、絶縁膜、例えばシリコン窒化（SiN）膜５８とその上の駆動側電極５９の積層膜で形成される。半導体基板３２、基板側電極３３（３３Ａ、３３Ｂ）、ビーム５６（５６Ａ、５６Ｂ）を構成する絶縁膜５８、駆動側電極５９等は、前述の図１で説明したと同様の構成、材料を採り得るので、詳細説明を省略する。なお、基板側電極３３Ａ、３３Ｂを独立に形成したが、共通の１つの基板側電極３３として、この基板側電極３３にビーム５６Ａ、５６Ｂを対向して配置した構成とすることもできる。

【0051】このMEMS素子55は、前述の図6～図7で説明したと同様の工程で製造することができる。即ち、半導体基板32の絶縁分離領域36で囲まれた領域表面に不純物を導入して導電性半導体領域（不純物拡散領域）による基板側電極33（33A、33B）を形成し、中央に選択的に絶縁膜による支持部57を形成した後、基板側電極33（33A、33B）上を含んで選択的に犠牲層を形成し、次で、支持部57及び犠牲層上を含んで絶縁膜58及び駆動側電極59を形成してビーム56（56A、56B）を形成し、その後犠牲層を除去することにより、MEMS素子55を製造することができる。

【0052】本実施の形態の静電駆動型MEMS素子55においても、前述と同様に、基板側電極33〔33A、33B〕がシリコン単結晶基板32の一面に形成した導電性半導体領域（不純物拡散領域）で形成されるので、ビーム56〔56A、56B〕の駆動側電極59の表面は下地の凹凸に反映されず、駆動側電極59を構成する膜の結晶グレインによる凹凸だけが反映された表面になり、平坦化される。従って、光学MEMS素子に適用した場合、この駆動側電極56の上面56aがより平坦なミラー面となり、光反射率が向上して反射光の光利用効率が増し、光スイッチ、光変調素子などの光素子としての性能の向上を図ることができる。

【0053】上述のMEMS素子31、51、55は、

30

40

光の反射を利用する光学MEMS素子と、光の回折を利用する光学MEMS素子に適用できる。光の反射を利用する場合は、基板側電極33に対して1つのビーム35、52又は56を配置した構成、或いは共通の基板側電極33に対して夫々が独立に駆動する複数のビーム35を配置した構成とすることができる。光の回折を利用する場合は、共通の基板側電極33に対して複数のビーム35、52又は56を並列配置して構成される。

【0054】上記光学MEMS素子を用いて光変調素子を構成することができる。本実施の形態の光変調素子によれば、反射効率、回折率が向上して反射光の光利用率が増え、光変調素子としての特性、性能の向上を図ることができる。

【0055】図10A、Bは、MEMS素子を保護するためのパッケージの構成を示す。本実施の形態においては、MEMS素子31を構成する基板側電極33が、半導体基板32内に不純物を導入して形成した導電性半導体領域で形成されると共に、MEMS素子31を駆動するための電気供給用配線44も基板側電極33と同じ半導体基板32内に不純物を導入して形成した導電性半導体領域で形成される。このMEMS素子31（特に、ビーム35、基板側電極33を含む駆動体部分）を取り囲むように、基板32上に例えばSiO₂層による支柱部45が形成される。支柱部45の一部は配線44上を這うように形成されるが、基板側電極33が半導体基板32内の導電性半導体領域（不純物拡散領域）で形成されているので、段差がなく、支柱部45表面は全面にわたって平坦面に形成される。また、配線44表面も凹凸がなく、支柱部45表面に従来のような配線の表面凹凸が転写されない。この支柱部45上にパッケージ部材のガラス基板46を載置して例えば陽極接合法で支柱部45とガラス基板46とを接合し封止する。

【0056】本実施の形態のパッケージングでは、支柱部445の表面に段差がなく、且つ凹凸も生ぜず、支柱部445表面の全面にわたり平坦化されるので、ガラス基板46を支柱部445上に密着して載置することができる。即ち、MEMS素子を有するチップ全体の平坦度を向上できるので、MEMS素子に固有のパッケージングの自由度が増し、MEMS素子の製造工程の設計自由度の向上とコスト低減を図ることができる。

【0057】図11は、本発明に係るGLVデバイスの実施の形態を示す。本実施の形態に係るGLVデバイス61は、前述の図3で説明したと同様ように、半導体基板、例えばシリコン単結晶基板62の一面に不純物を導入して形成した導電性半導体領域（不純物拡散領域）による共通の基板側電極63に対して、ブリッジ部材64と金属膜による駆動側電極65の積層膜からなる複数本例では6つのビーム66（66₁、66₂、66₃、66₄、66₅、66₆）を並列配置して構成される。こ

のGLVデバイス61は、前述と同様に基板側電極63に対する1つ置きにビーム66の近接、離間の動作により、光反射膜を兼ねる駆動側電極65の高さを交互に変化させ、光の回折によって駆動側電極65で反射する光の強度を変調する。

【0058】本実施の形態に係るGLVデバイス61は、基板側電極63を半導体基板62の一面に形成した導電性半導体領域（不純物拡散領域）により構成するので、結果としてビーム66の反射膜を兼ねる駆動側電極65のミラー面の光反射率を向上させることができ、光利用率の高い、高性能のGLVデバイスを提供することができる。

【0059】図12は、上述のMEMS素子を適用した光変調素子としてのGLVデバイスを用いた光学装置の一実施の形態を示す。本例ではレーザディスプレイに適用した場合である。本実施の形態に係るレーザディスプレイ71は、例えば、大型スクリーン用プロジェクタ、特にデジタル画像のプロジェクタとして、或いはコンピュータ画像投影装置として用いられる。

【0060】レーザディスプレイ71は、図12に示すように、赤（R）、緑（G）、青（B）の各色のレーザ光源72R、72G、72Bと、各レーザ光源に対して、それぞれ光軸上に順次、設けられたミラー74R、74G、74B、各色照明光学系（レンズ群）76R、76G、76B、及び光変調素子として機能するGLVデバイス78R、78G、78Bとを備えている。レーザ光源72R、72G、72Bは、それぞれ例えば、R（波長642nm、光出力約3W）、G（波長532nm、光出力約2W）、B（波長457nm、光出力約1.5W）のレーザを射出する。

【0061】更に、レーザディスプレイ71は、GLVデバイス78R、78G、78Bによりそれぞれ光強度が変調された赤色（R）レーザ光、緑色（G）レーザ光、及び青色（B）レーザ光を合成する色合成フィルタ80、空間フィルタ82、ディフューザ84、ミラー86、ガルバノスキャナ88、投影光学系（レンズ群）90、およびスクリーン92を備えている。色合成フィルタ80は、例えばダイクロイックミラーで構成される。

【0062】本実施の形態のレーザディスプレイ71は、レーザ光源72R、72G、72Bから射出されたRGB各レーザ光は、それぞれミラー74R、74G、74Bを経て各色照明光学系76R、76G、76Bから各GLVデバイス78R、78G、78Bに入射する。各レーザ光は、色分類された画像信号であり、GLVデバイス78R、78G、78Bに同期入力されるようになっている。更に、各レーザ光は、GLVデバイス78R、78G、78Bによって回折されることにより空間変調され、これら3色の回折光が色合成フィルタ80によって合成され、続いて空間フィルタ82によって信号成分のみが取り出される。次いで、このRGBの画

像信号は、ディフューザ84によってレーザスペckルが低減され、ミラー86を経て、画像信号と同期するガルバノスキャナ88により空間に展開され、投影光学系90によってスクリーン92上にフルカラー画像として投影される。

【0063】本実施の形態のレーザディスプレイ71では、光変調素子として図11に示す構成のGLVデバイス78R、78G、78Bを備えるので、射出される画像信号の光束は、従来の光変調素子を用いたレーザディスプレイに比べて向上する。信号の光束が向上することから、レーザ光源72R、72G、72Bからのレーザ光の利用効率が向上する。

【0064】本実施の形態のレーザディスプレイ71では、各色のレーザ光源72に対応して、GLVデバイス78R、78G、78Bを備えているが、本発明に係るGLVデバイスは、これ以外の構成を有する各種のディスプレイについても適用可能である。例えば、光源を白色とする一方で、RGBそれぞれの波長の光のみを反射して（それ以外の光は回折する）各色を表示するようにビームの幅が異なる光変調素子78R、78G、78Bが1画素を構成するようにしてもよい。また、RGBの画素データからなる画像情報に同期したカラーホイールを通してGLVデバイス78に、単一の光源からの白色光を入射させるようにすることもできる。更に、例えば、単一のGLVデバイス78を用いて、RGBのLED（発光ダイオード）からの光を回折し、画素毎の色の情報を再生するように構成すれば、簡単なハンディタイプのカラーディスプレイとなる。

【0065】また、本発明に係るGLVデバイスは、本実施の形態のレーザディスプレイのようなプロジェクタ類だけでなく、光通信におけるWDM（Wavelength Division Multiplexing：波長多重）伝送用の各種デバイス、MUX（Multiplexer：パラレル-シリアル変換器/分配化装置）、あるいはOADM（Optical Add/Drop Multiplexer）、OXC（Optical Cross Connect）等の光スイッチとして用いることもできる。更に、例えばデジタル画像等を直画できる微細描画装置、半導体露光装置や、プリンタエンジンなど、その他の光学装置にも適用することができる。

【0066】また、本実施の形態のレーザディスプレイ71では、GLVデバイス78R、78G、78Bを用いて空間変調を行うレーザディスプレイについて説明したが、本発明に係るGLVデバイスは、位相、光強度などの干渉・回折により変調可能な情報のスイッチングを行うことができ、これらを利用した光学装置に応用することが可能である。

【0067】

【発明の効果】本発明に係る静電駆動型MEMS素子に

よれば、基板側電極を半導体基板内の不純物導入された導電性半導体領域で形成し、基板側電極の表面を半導体基板表面と同様の平坦面に維持するので、MEMS素子に顕在化していたビームの駆動側電極の表面の凹凸（ラフネス）を飛躍的に低減し平坦化することができる。よって、MEMS素子としての性能の向上を図ることができる。また、MEMS素子の基板側電極が半導体基板と同一面に形成されるので、MEMS素子を有するチップ全体の平坦度も向上し、MEMS素子に固有のパッケージングの自由度を増し、製造工程の設計自由度を向上し、コスト低減を図ることができる。本発明に係る静電駆動型MEMS素子の製造方法によれば、上述のMEMS素子を精度よく且つ容易に製造することができる。

【0068】本発明の静電駆動型MEMS素子を光学MEMS素子に適用したときは、その光反射膜兼駆動側電極の表面が平坦化するので、光反射率が向上し、光利用効率が高くなり、光学MEMS素子としての性能の向上を図ることができる。本発明の静電駆動型MEMS素子を光の反射、或いは回折を利用した光変調素子に適用したときは、その光反射膜兼駆動側電極の表面が平坦化するので、光反射率が向上し、光利用効率の高い光変調素子を提供できる。つまり、性能の向上した光変調素子を提供できる。

【0069】本発明の光変調素子でGLVデバイスを構成するときは、光利用効率の高いGLVデバイスを提供できる。つまり、性能の向上したGLVデバイスを提供できる。本発明のGLVデバイスをレーザディスプレイに組み込むときは、光利用効率の高いレーザディスプレイを提供できる。つまり、性能の向上したレーザディスプレイを提供できる。

【図面の簡単な説明】

【図1】本発明に係る静電駆動型MEMS素子の代表的な実施の形態を示す構成図である。

【図2】A 本発明の静電駆動型MEMS素子の基板側電極の絶縁分離領域の一例である。

B 本発明の静電駆動型MEMS素子の基板側電極の絶縁分離領域の他の例である。

【図3】本発明に係る静電駆動型MEMS素子の代表的な他の実施の形態を示す構成図である。

【図4】本発明に係る静電駆動型MEMS素子の代表的な他の実施の形態を示す構成図である。

【図5】本発明に係る静電駆動型MEMS素子の駆動側電極の平坦性を示す要部の断面図である。

【図6】A～C 図1の静電駆動型MEMS素子の製造方法の一実施の形態を示す製造工程図（その1）である。

【図7】D～E 図1の静電駆動型MEMS素子の製造方法の一実施の形態を示す製造工程図（その2）である。

【図8】A～C 図1の静電駆動型MEMS素子の製造

方法の他の実施の形態を示す製造工程図(その1)である。

【図9】D~E 図1の静電駆動型MEMS素子の製造方法の他の実施の形態を示す製造工程図(その2)である。

【図10】A MEMS素子のパッケージの要部の構成図である。

B 図8Aの90°方向から見た要部の構成図である。

【図11】A 本発明に係るGLVデバイスの実施の形態を示す構成図である。

B 図11Aの断面図である。

【図12】本発明に係るレーザディスプレイの実施の形態を示す構成図である。

【図13】従来の説明に供する光学MEMS素子の代表的な一例である。

【図14】従来の説明に供する光学MEMS素子の代表的な他の例である。

【図15】従来のGLVデバイスを示す構成図である。

【図16】従来の光学MEMS素子の駆動側電極の凹凸を示す要部の断面図である。

【図17】A 従来のMEMS素子のパッケージの要部の構成図である。

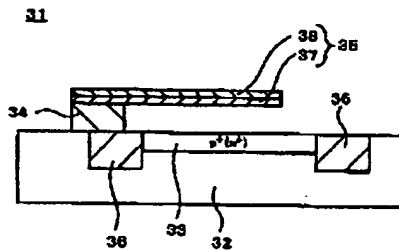
B 図17Aの90°方向から見た要部の構成図であ *

＊る。

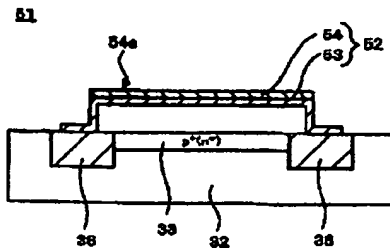
【符号の説明】

31、51、55・・・MEMS素子、32・・・半導体基板、33、33A、33B・・・基板側電極、34、57・・・支持部、35、52、56A、56B・・・ビーム、36・・・絶縁分離領域、36₁・・・LOCOSの絶縁層、36₂・・・トレンチ分離領域、37、58・・・絶縁膜、38、54、59・・・駆動側電極、40・・・犠牲層、45・・・支柱部、46・・・ガラス基板、53・・・ブリッジ部材、61・・・GLVデバイス、62・・・半導体基板、63・・・基板側電極、64・・・ブリッジ部材、65・・・駆動側電極、66〔66₁、66₂、66₃、66₄、66₅、66₆〕・・・ビーム、67・・・絶縁分離領域、71・・・レーザディスプレイ、72〔72A、72G、72B〕・・・レーザ光源、74〔74R、74G、74B〕、86・・・ミラー、76〔76R、76G、76B〕・・・照明光学系、78〔78R、78G、78B〕・・・GLVデバイス、80・・・色合成フィルタ(ダイクロイックミラー)・・・空間フィルタ、84・・・ディフューザ、86・・・ミラー、88・・・ガルバノスキャナ、90・・・投影光学系、92・・・スクリーン

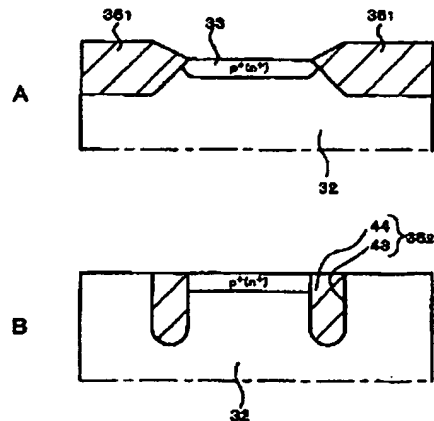
【図1】



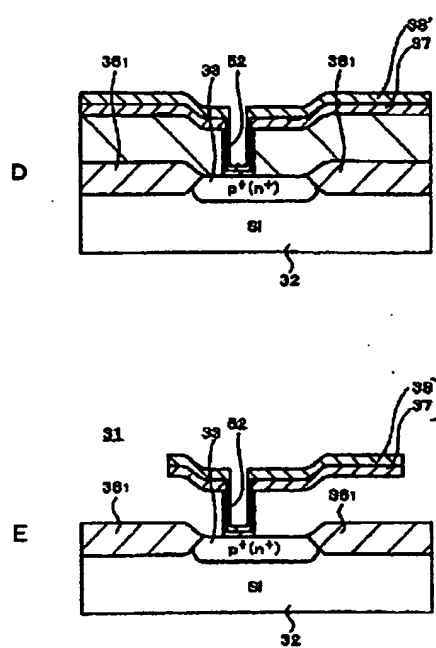
【図3】



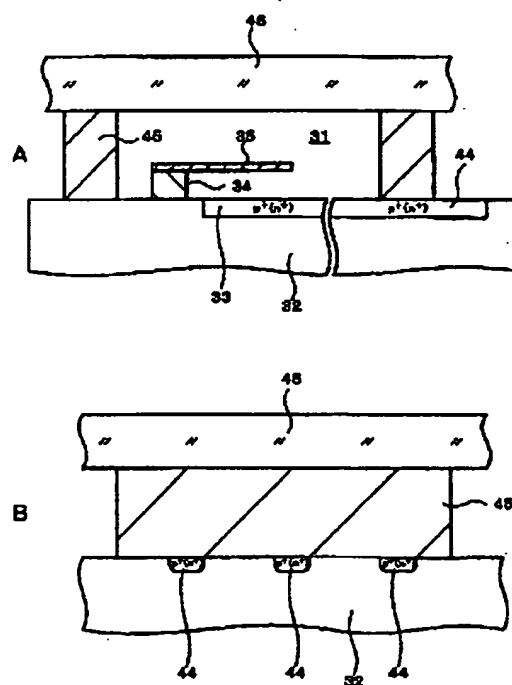
【図2】



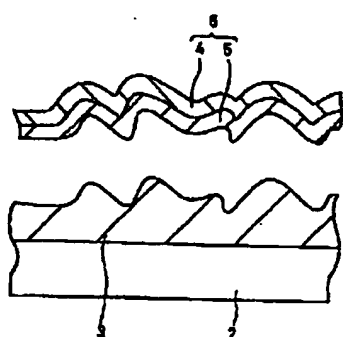
【圖9】



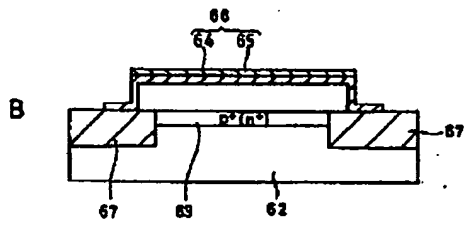
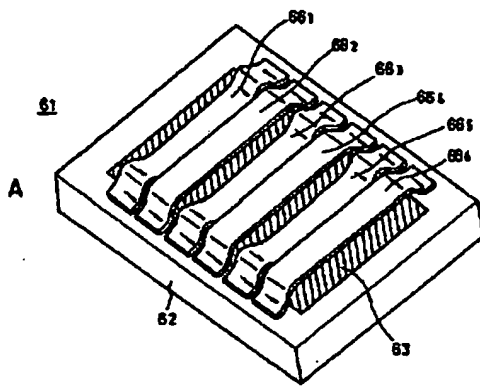
【圖 10】



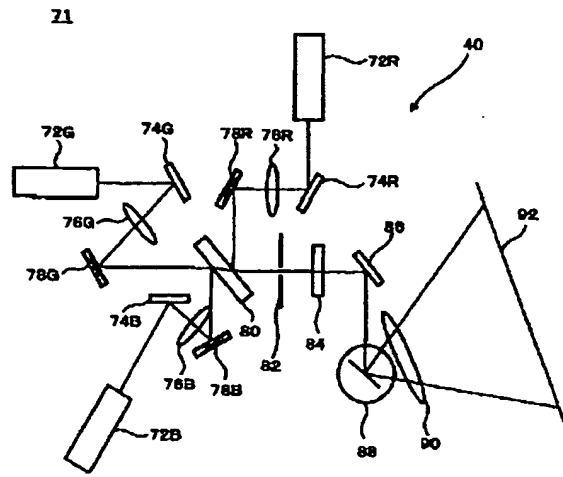
【圖 16】



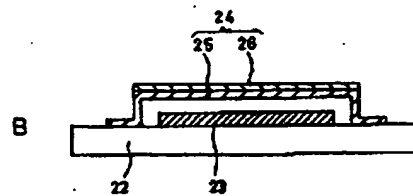
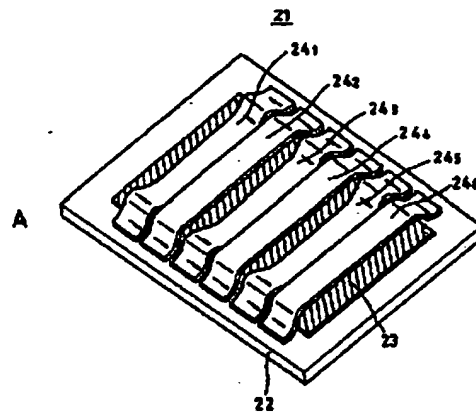
【図11】



【図12】



【図15】



【圖 17】

